



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001279163 A**(43) Date of publication of application: **10.10.01**

(51) Int. Cl.

**C09D155/00**  
**C01B 33/12**  
**C09D183/07**  
**C09D201/00**  
**H01L 21/768**

(21) Application number: **2000096767**(22) Date of filing: **31.03.00**(71) Applicant: **HITACHI CHEM CO LTD**

(72) Inventor: **SAKURAI HARUAKI**  
**NARITA TAKENORI**  
**NOBE SHIGERU**  
**ENOMOTO KAZUHIRO**  
**TERADA NOBUKO**

(54) **COATING FLUID FOR FORMING SILICEOUS COATING FILM, METHOD FOR PRODUCING SILICEOUS COATING FILM, SILICEOUS COATING FILM, SEMICONDUCTOR ELEMENT USING THE SAME, AND MULTI- LAYER PRINTED WIRING BOARD USING THE SAME**

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a coating fluid that can easily form a low-permittivity siliceous film having sufficient adhesion to the adjoining films and undergoing no peeling in a CMP process in a Cu damascening process in good yields a method for producing a siliceous coating film from the coating fluid, a signal- delay-free, high-grade, high-reliability semiconductor element, and a

signal-delay- free, high-grade, high-reliability multi-layer wiring board.

**SOLUTION:** Provided are a coating fluid for forming a siliceous coating film, containing (A) a polysiloxane having a content of organic groups of 1-50% and having a content of unsaturated organic groups of 1-50% based on all of the organic groups and (B) a solvent, a method for forming a siliceous coating film comprising coating a substrate with the coating fluid and drying the wet film, a siliceous coating film obtained by the method, a semiconductor element having the siliceous coating film, and a multi-layer wiring board having the siliceous coating film as the interlayer insulation film.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-279163  
(P2001-279163A)

(43) 公開日 平成13年10月10日 (2001. 10. 10)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード <sup>*</sup> (参考)
C 0 9 D 155/00		C 0 9 D 155/00	4 G 0 7 2
C 0 1 B 33/12		C 0 1 B 33/12	C 4 J 0 3 8
C 0 9 D 183/07		C 0 9 D 183/07	5 F 0 3 3
201/00		201/00	
H 0 1 L 21/768		H 0 1 L 21/90	S
審査請求 未請求 請求項の数 8 O L (全 5 頁) 最終頁に続く			

(21) 出願番号 特願2000-96767 (P2000-96767)

(22) 出願日 平成12年3月31日 (2000. 3. 31)

(71) 出願人 000004455

日立化成工業株式会社

東京都新宿区西新宿2丁目1番1号

(72) 発明者 桜井 治彰

茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内

(72) 発明者 成田 武憲

茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内

(74) 代理人 100071559

弁理士 若林 邦彦

最終頁に続く

(54) 【発明の名称】 シリカ系被膜形成用塗布液、シリカ系被膜の製造法、シリカ系被膜、これを用いた半導体素子及び多層配線板

(57) 【要約】 (修正有)

【課題】 隣接する膜と十分な密着性を有し、Cu ダマシン工程におけるCMP工程)において剥離が起こらない低誘電率のシリカ系被膜を容易に歩留まりよく形成できるシリカ系被膜形成用塗布液、該塗布液を用いたシリカ系被膜の製造法、および信号遅延がない高品位で高信頼性の半導体素子及び信号遅延がない高品位で高信頼性の多層配線板を提供する。

【解決手段】 (A) 有機基含有量が1~50%であり、そのなかで不飽和結合を有する有機基含有量が1~50%であるポリシロキサン (B) 溶媒を含んでなるシリカ系被膜形成用塗布液、このシリカ系被膜形成用塗布液を基板上に塗布、乾燥することを特徴とするシリカ系被膜の製造法、この製造法により得られたシリカ系被膜このシリカ系被膜を有する半導体素子並びにこのシリカ系被膜を層間絶縁膜とした多層配線板。

## 【特許請求の範囲】

【請求項1】 (A)有機基含有量が1～50%であり、そのなかで不飽和結合を有する有機基含有量が1～50%であるポリシロキサン及び(B)溶媒を含んでなるシリカ系被膜形成用塗布液。

【請求項2】 (A)成分及び(B)成分に加えて、さらに(C)熱分解性ポリマーを含んでなり、(B)成分が(A)成分及び(C)成分を均一に溶解する溶媒である請求項1記載のシリカ系被膜形成用塗布液。

【請求項3】 不飽和結合を有する有機基がビニル基である請求項1又は2記載のシリカ系被膜形成用塗布液。

【請求項4】 請求項1、2又は3記載のシリカ系被膜形成用塗布液から形成されたシリカ系被膜の比誘電率が2.6以下であるシリカ系被膜形成用塗布液。

【請求項5】 請求項1、2又は3記載のシリカ系被膜形成用塗布液を基板上に塗布、乾燥することを特徴とするシリカ系被膜の製造法。

【請求項6】 請求項5記載の製造法により得られたシリカ系被膜。

【請求項7】 請求項6記載のシリカ系被膜を有する半導体素子。

【請求項8】 請求項7記載のシリカ系被膜を層間絶縁膜とした多層配線板。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリカ系被膜形成用塗布液、シリカ系被膜の製造法、シリカ系被膜、これを用いた半導体装置及び多層配線板に関し、更に詳しくは成膜性の良好なシリカ系被膜形成用塗布液、これを用いたシリカ系被膜の製造法、シリカ系被膜、半導体装置及び多層配線板に関する。

【0002】

【従来の技術】LSIの高速化による配線の微細化に伴い、配線間容量の増大による信号遅延時間の増大が問題となってきている。従来から、比誘電率4.2程度のCVD法によるSiO<sub>2</sub>膜が層間絶縁膜として用いられてきたが、デバイスの配線間容量を低減し、LSIの動作速度を向上するため、より低誘電率な膜が求められている。

【0003】現在実用化されている低誘電率膜としては、比誘電率3.5程度のCVD法で形成されるSiOF膜が挙げられる。比誘電率2.5～3.0の絶縁膜としては、有機SOG(Spin On Glass)、有機ポリマー等が、比誘電率2.5以下の絶縁膜に関しては膜中に空隙を有するポーラス材が有力であると考えられ、盛んに検討されている。

【0004】LSIの多層配線化に伴い、グローバル平坦化のためCMP(Chemical Mechanical Polishing)が必須となってきている。このCMPプロセスに対応すべく、絶縁膜には低誘電率特性、機械強度と隣接膜との

密着性が重要な特性として求められる。比誘電率3.0未満の低誘電率膜として種々検討されている有機SOG、有機ポリマーはCVD法により形成されるSiO<sub>2</sub>膜、SiOF膜に比べ、比誘電率は低いが、隣接膜との密着性が低い事が問題となっている。この密着性不足はCMP工程において絶縁膜と隣接膜の間での剥離を引き起こす。比誘電率2.6以下の低誘電率膜にいたっては、隣接膜との密着性がさらに低い。

【0005】

【発明が解決しようとする課題】請求項1～4記載の発明は、隣接する膜と十分な密着性を有し、LSIのCMP工程(特にCuダマシン工程におけるCMP工程、以下も同じ)において剥離が起こらない低誘電率のシリカ系被膜を容易に歩留まりよく形成できるシリカ系被膜形成用塗布液を提供するものである。請求項5記載の発明は、隣接する膜と十分な密着性を有し、LSIのCMP工程において剥離が起こらない低誘電率のシリカ系被膜を容易に歩留まりよく形成できるシリカ系被膜の製造法を提供するものである。

【0006】請求項6記載の発明は、隣接する膜と十分な密着性を有し、LSIのCMP工程において剥離が起こらない低誘電率のシリカ系被膜を提供するものである。請求項7記載の発明は、信号遅延がない高品位で高信頼性の半導体素子を提供するものである。請求項8記載の発明は、信号遅延がない高品位で高信頼性の多層配線板を提供するものである。

【0007】

【課題を解決するための手段】本発明は、(A)有機基含有量が1～50%であり、そのなかで不飽和結合を有する有機基含有量が1～50%であるポリシロキサン及び(B)溶媒を含んでなるシリカ系被膜形成用塗布液に関する。また、本発明は、(A)成分及び(B)成分に加えて、さらに(C)熱分解性ポリマーを含んでなり、(B)成分が(A)成分及び(C)成分を均一に溶解する溶媒である前記のシリカ系被膜形成用塗布液に関する。

【0008】また、本発明は、不飽和結合を有する有機基がビニル基である前記のシリカ系被膜形成用塗布液に関する。また、本発明は、前記のシリカ系被膜形成用塗布液から形成されたシリカ系被膜の比誘電率が2.6以下であるシリカ系被膜形成用塗布液に関する。また、本発明は、前記のシリカ系被膜形成用塗布液を基板上に塗布、乾燥することを特徴とするシリカ系被膜の製造法に関する。

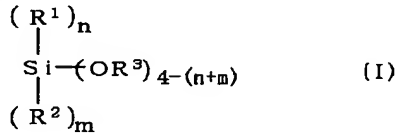
【0009】また、本発明は、前記のシリカ系被膜の製造法により得られたシリカ系被膜に関する。また、本発明は、前記のシリカ系被膜を有する半導体素子に関する。また、本発明は、前記のシリカ系被膜を層間絶縁膜とした多層配線板に関する。

【0010】

【発明の実施の形態】以下に本発明を詳細に説明する。  
本発明におけるポリシロキサンは、例えば、一般式

(1)

【化1】



(式中、 $R^1$ は炭素数1～18のアルキル基又は炭素数6～14のアリール基を示し、 $R^2$ は炭素数2～12の不飽和結合を有する有機基を示し、 $R^3$ は炭素数1～6のアルキル基を示し、 $n$ 及び $m$ は、 $0 \leq n+m \leq 3$ を満たすように選ばれる整数である)で表されるアルコキシシランを加水分解縮重合して製造できる。 $n$ が0で $m$ が1～3のアルコキシシランと $m$ が0で $n$ が1～3のアルコキシシランとを組み合わせ使用することが均質な膜を形成する点から好ましい。

【0011】上記炭素数1～18のアルキル基としては、例えば、メチル基、エチル基、プロピル基、イソブチル基、 $n$ -ブチル基、 $sec$ -ブチル基、 $tert$ -ブチル基、アミル基、イソアミル基、ヘキシル基、シクロヘキシル基、オクチル基、2-エチルヘキシル基、ノニル基、デシル基、オクタデシル基等が挙げられる。上記炭素数6～14のアリール基としては、例えば、フェニル基、トリル基、アミノフェニル基、ナフチル基等が挙げられる。以上のなかでもメチル基及びフェニル基が好ましく、メチル基がより好ましい。

【0012】炭素数2～12の不飽和結合を有する有機基としては、例えば、ビニル基、アリル基、シクロヘキセニル基、メタクリロキシ基、メタクリロキシプロピル基等のアルケニル基類、エチニル基、5-ヘキセニル基等のアルキニル基類、3-アクリロキシプロピル基、メタクリロキシプロピル基、アセテート基等のカルボニルを含む置換基類等が挙げられる。このなかでも、ビニル基及びアリル基が好ましく、ビニル基がより好ましい。

【0013】本発明において有機基含有量は、数式(1)

【数1】

$$\text{有機基含有量 (\%)} = \frac{A}{B} \times 100 \quad (1)$$

$$\begin{aligned} A &: (X^1) \times n + (X^2) \times m \\ B &: (X^1) \times n + (X^2) \times m + (Y) \times \frac{[4-(m+n)]}{2} + (Z) \end{aligned}$$

$X^1$ :  $R^1$ の式量       $Y$ : Oの原子量  
 $X^2$ :  $R^2$ の式量       $Z$ : Siの原子量

(数式(1)中、 $R^1$ 、 $R^2$ 、 $m$ 及び $n$ は、一般式(1) ※(2)  
と同意義である)で算出することができる。また、有機

【数2】

基のなかで不飽和結合を有する有機基の含有量は、数式※

$$\frac{\text{不飽和結合を有する有機基の含有量}}{\text{有機基の含有量}} (\%) = \frac{C}{A} \times 100 \quad (2)$$

$$\begin{aligned} A &: (X^1) \times n + (X^2) \times m \\ C &: (X^2) \times m \end{aligned}$$

$$X^1: R^1 \text{の式量} \quad X^2: R^2 \text{の式量}$$

(数式(2)中、 $R^1$ 、 $R^2$ 、 $m$ 及び $n$ は、一般式(1)と同意義である)で算出することができる。

【0014】本発明では、有機基含有量は1～50%とされ、5～40%が好ましく、10～30%がより好ましい。有機基含有量が1%未満では比誘電率を充分低くできず、50%を超えると密着性が劣る。また、有機基のなかで不飽和結合を有する有機基の含有量は1～50%とされ、5～30%が好ましく、10～20%がより好ましい。有機基のなかで不飽和結合を有する有機基の含有量が1%未満では密着性が劣り、50%を超えると比誘電率を充分低くできない。

【0015】一般式(1)で表されるアルコキシシランの加水分解縮合は常法により行うことができ、例えば、アルコキシシランを、溶媒及び触媒の存在下に、水を添加して反応させる方法がある。この場合、必要に応じて

加熱を行ってもよい。触媒としては塩酸、硝酸、硫酸などの無機酸、ギ酸、シュウ酸、酢酸などの有機酸が使用できる。通常、生成物の分子量を、ゲルパーミエーションクロマトグラフィ(GPC)により求めた標準ポリスチレン換算重量平均分子量で500～10,000の範囲に設定するのが好ましい。ついで必要に応じて系内に存在する水や溶媒を蒸留などにより除去し、さらに触媒をイオン交換樹脂などで除去してもよい。

【0016】本発明における(B)溶媒としては、例えば、メタノール、エタノール、プロパノール、ブタノール等のアルコール系溶媒、酢酸メチル、酢酸エチル、酢酸プロピル、酢酸ブチル等の酢酸エステル系溶媒、エチレングリコールモノメチルアセテート、エチレングリコールジアセテート等のグリコールアセテート系溶媒、 $N$ -メチル-2ピロリドン等のアミド系溶媒、グリコール

エーテル系溶媒、γ-ブチロラクトン等のラクトン系溶媒が挙げられ、これらは、単独で又は2種類以上を組み合わせ使用される。

【0017】(C)熱分解性ポリマーを用いる場合、(B)溶媒が(A)成分及び(C)成分を均一に溶解する溶媒であることが好ましい。(B)溶媒の使用量は、(A)ポリシロキサン及び必要により使用する(C)熱分解性ポリマーの合計の濃度が1~25重量%となるような量とすることが好ましい。

【0018】本発明における必要により使用する(C)熱分解性ポリマーとしては、例えば、ポリ酢酸ビニル等のビニルエステル系ポリマー、ポリメチルメタクリレート等のメタクリル酸エステル系ポリマー、ポリメチルアクリレート等のアクリル酸エステル系ポリマー、ポリビニルアルコール、ポリエチレンイミン、フッ素樹脂などがあげられる。そのなかでも、ポリメチルメタクリレート及びメチルメタクリレートとこれと共重合可能なモノマーとの共重合体好ましい。これらは、単独で又は2種類以上を組み合わせ使用される。

【0019】(C)熱分解性ポリマーを用いる場合、その使用量は、得られるシリカ系被膜の低誘電率化、機械強度等の観点から、(A)ポリシロキサン100重量部に対して3~100重量部であることが好ましく、10~80重量部であることがより好ましく、20~80重量部であることが特に好ましく、40~70重量部であることが極めて好ましい。

【0020】シリカ系被膜(有機SOG膜)の作製方法としては、スピンコート法を用いるのが一般的である。例えば、スピンコート後、ホットプレートでプリベークを行い、最後に炉を用いて最終硬化を行う。プリベークは50~300℃の温度で1~180分間程度、2~3枚のホットプレートを用いて低温から段階的に行う。最終硬化温度は300~450℃で1~180分間程度行い、この雰囲気は、有機基の分解を防ぐため、通常は窒素雰囲気を用いる。なお、この際の300~400℃での加熱時に(C)熱分解性ポリマーが熱分解して消失する。

【0021】本発明により製造されるシリカ系被膜を半導体素子及び多層配線板の層間絶縁膜として適応することにより、低誘電率、好ましくは2.6以下の低誘電率、高絶縁耐性といった優れた電気特性、信号伝搬遅延時間の低減などの高性能化を達成できる。

【0022】本発明における半導体素子とは、ダイオード、トランジスタ、化合物半導体、サーミスタ、バリスタ、サイリスタなどの個別半導体、DRAM(ダイナミック・ランダム・アクセス・メモリー)、SRAM(スタティック・ランダム・アクセス・メモリー)、EPROM(イレザブル・プログラマブル・リード・オンリー・メモリー)、マスクROM(マスク・リード・オンリー・メモリー)、EEPROM(エレクトリカル・イ

レイザブル・プログラマブル・リード・オンリー・メモリー)、フラッシュメモリーなどの記憶素子、マイクロプロセッサ、DSP、ASICなどの理論回路素子、MMIC(モノリシック・マイクロウェーブ集積回路)に代表される化合物半導体などの集積回路素子、混成集積回路(ハイブリッドIC)、発光ダイオード、電荷結合素子などの光電変換素子などを意味する。

【0023】本発明における多層配線板とは、MCMなど的高密度配線板を含む。本発明の組成物より形成した塗膜を層間絶縁膜として適用することにより、上記と同じく信号伝搬遅延時間の低減などの高性能化と同時に高信頼性を達成できる。

【0024】

【実施例】以下、本発明を実施例により説明する。なお、比誘電率の測定には、0.1Ω以下の低抵抗シリコンウエハーに0.5~0.6μmの硬化膜を作製したウエハーを用いた。硬化膜上にA1電極を形成して、A1電極とSiウエハーで形成されるコンデンサーの容量を測定し、膜厚と電極面積から、計算により比誘電率を求めた。容量測定は1MHzで行った。隣接膜との密着性の評価は、シリコンウエハー上に膜厚0.4~0.6μmのシリカ系皮膜(絶縁膜)を形成し、ついで膜厚0.1μmのSiO<sub>2</sub>膜(CVD法)あるいはアルミニウム皮膜を積層した膜に対して、JIS K5400に準拠して基板目試験(テープ剥離試験)をおこない、剥離の程度で判断した。

【0025】実施例1

CH<sub>3</sub>Si(OCH<sub>2</sub>CH<sub>3</sub>)<sub>3</sub> 124.6gと、CH<sub>2</sub>=CHSi(OCH<sub>2</sub>CH<sub>3</sub>)<sub>3</sub> 56.4gとをプロピレングリコールモノプロピルエーテル120gに溶解し、これに水54gと硝酸0.1gの混合液を1時間で滴下した後、さらに室温で24時間反応させポリシロキサン溶液を得た(ポリシロキサンの有機基含有量が26.3%であり、そのなかで不飽和結合を有する有機基含有量が11.5%)。

【0026】次に、ポリメチルメタクリレートのγ-ブチロラクトン溶液(濃度20重量%)をポリシロキサン溶液と重量比7:3の比率で混合した後、室温で3日間放置し、これをシリカ系被膜形成用塗布液とした。スピナーを用いて、前記塗布液を2000min<sup>-1</sup>で6インチシリコンウエハー上に塗布した後、150℃さらに250℃に制御されたホットプレートで各1分間乾燥し、ついで電気炉で400℃窒素中1時間焼成したところ、無色透明でクラックのない被膜が得られた。この被膜の膜厚を測定したところ0.50μmであった。

【0027】この被膜上にアルミニウム被膜0.1μmをスパッタ法で形成し、LFインピーダンスメータを用いて、試料の誘電率を周波数1MHzで測定したところ2.6であった。この被膜上に、膜厚0.1μmのSiO<sub>2</sub>膜(CVD法)を積層した膜に対して、JIS K

5400に準拠して碁盤目試験（テープ剥離試験）をおこなったところ、剥がれは観測されなかった。

#### 【0028】比較例1

CH<sub>3</sub>Si(OCH<sub>2</sub>CH<sub>3</sub>)<sub>2</sub> 178gをプロピレングリコールモノプロピルエーテル400gに溶解し、これに水50gと硝酸0.1gの混合液を1時間で滴下した後、さらに室温で24時間反応させポリシロキサン溶液を得（ポリシロキサンの有機基含有量が22.4%であり、そのなかで不飽和結合を有する有機基含有量が0%）、これをシリカ系被膜形成用塗布液とした。スピナ

\*℃に制御されたホットプレートで各1分間乾燥し、ついで電気炉で400℃窒素中1時間焼成したところ、無色透明でクラックのない被膜が得られた。この被膜の膜厚を測定したところ0.50μmであった。

【0029】この被膜上にアルミニウム被膜0.1μmをスパッタ法で形成し、試料の誘電率をLFインピーダンスメータを用いて周波数1MHzで測定したところ2.8であった。次に、実施例1と同様にして各測定を行い結果を表1に示した。

#### 【0030】

#### 【表1】

表 1

	測定結果	
	比誘電率	碁盤目テープ試験
実施例1	2.6	○
比較例1	2.9	×

（碁盤目テープ試験評価基準）

○：全て剥離なし

×：碁盤目100個のうち剥離個数が50個以上

#### 【0031】

【発明の効果】請求項1～4記載のシリカ系被膜形成用塗布液は、隣接する膜と十分な密着性を有し、LSIのCMP工程（特にCuダマシン工程におけるCMP工程、以下も同じ）において剥離が起こらない低誘電率のシリカ系被膜を容易に歩留まりよく形成できるものである。請求項5記載のシリカ系被膜の製造法は、隣接する

※剥離が起こらない低誘電率のシリカ系被膜を容易に歩留まりよく形成できるものである。

【0032】請求項6記載のシリカ系被膜は、隣接する膜と十分な密着性を有し、LSIのCMP工程において剥離が起こらない低誘電率のものである。請求項7記載の半導体素子は、信号遅延がない高品位で高信頼性のものである。請求項8記載の多層配線板は、信号遅延がない高品位で高信頼性のものである。

フロントページの続き

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード（参考）

H 0 1 L 21/90

Q

(72)発明者 野部 茂

茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内

(72)発明者 榎本 和宏

茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内

(72)発明者 寺田 信子

茨城県日立市東町四丁目13番1号 日立化成工業株式会社山崎事業所内

Fターム（参考） 4G072 AA25 BB09 FF09 HH30 JJ16

LL13 LL15 MM37 NN21 RR05  
SS01 UU01

4J038 CD101 CD102 CF021 CF022

CG141 CG142 DL061 DL062

FA241 FA242 GA02 GA15

JA18 JA26 JA54 JA57 JA69

JA70 JB12 JB27 KA06 LA03

MA07 MA10 NA21 PA19 PB09

PC08

5F033 HH11 MM01 RR04 RR25 SS22

VW00 VV16 XX14 XX24 XX27